

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-038573  
 (43)Date of publication of application : 07.02.1995

(51)Int.CL H04L 12/28  
 H04L 12/26  
 H04Q 3/00

(21)Application number : 05-182706

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

NEC CORP  
 HITACHI LTD  
 OKI ELECTRIC IND CO LTD  
 FUJITSU LTD

(22)Date of filing : 23.07.1993

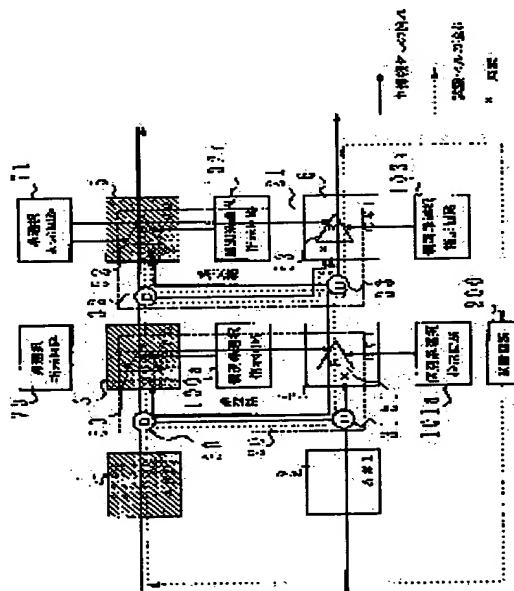
(72)Inventor : TAKAGI KOJI  
 ITO ARATA  
 MIYAYASU KENJI  
 TAKENAKA TOYOFUMI  
 SUZUKI KOJI  
 SHIBATA JIRO  
 SHIMOE TOSHIRO  
 SAKAMOTO HIROYUKI

## (54) TEST SYSTEM FOR ATM EXCHANGE AND ATM NETWORK

### (57)Abstract:

**PURPOSE:** To improve the reliability and performance of an ATM exchange and an ATM network by efficiently testing active and reserve systems.

**CONSTITUTION:** Concerning the test system for ATM exchange and ATM network composed of that ATM exchange or the like provided with plural function blocks 1-6 made redundant into the active and reserve system so as to transfer cells and plural system crossings 20 and 21 for performing path setting between the respective function blocks, this system is provided with first system crossing control parts 101 and 103 for setting a path between the respective function blocks of the reserve system independently of the path of the active system by controlling the system crossings 20 and 21, and a test circuit 200 for performing the cell conduction test of the reserve system to which path setting is performed based on the control of these first system crossing control parts 101 and 103, and the reserve system is tested while providing service at the active system.



Copyright (C); 1998,2000 Japanese Patent Office

Best Available Copy

b)

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-38573

(43)公開日 平成7年(1995)2月7日

(51)Int.Cl. <sup>a</sup>	統別記号	序内整理番号	P I	技術表示箇所
H 04 L 12/28				
	12/26			
H 04 Q 3/00		9076-5K 8732-5K 8732-5K	H 04 L 11/20 11/12	D
		審査請求 未請求 請求項の数8 OL (全18頁) 最終頁に続く		

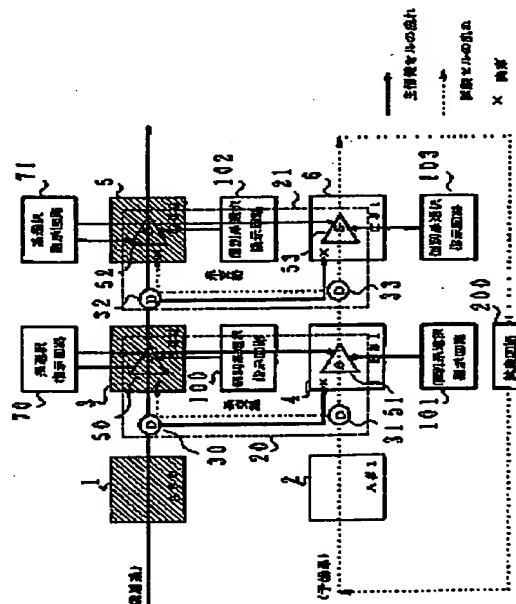
(21)出願番号	特願平5-182706	(71)出願人	000004226 日本電信電話株式会社 東京都千代田区内幸町一丁目1番6号
(22)出願日	平成5年(1993)7月23日	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
		(71)出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
		(71)出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
		(74)代理人	弁理士 磐村 雄俊
			最終頁に続く

(54)【発明の名称】 ATM交換機およびATM網の試験システム

## (57)【要約】

【目的】 現用系と予備系の試験を効率良く行ない、ATM交換機およびATM網の信頼性と性能を向上させる。

【構成】 現用系と予備系に冗長化され、セルの転送を行なう複数の機能ブロックと、各々の機能ブロック間のバス設定を行なう複数の系交絡とを有するATM交換機およびそのATM交換機等からなるATM網の試験システムであり、系交絡を制御して、現用系のバスとは独立に、予備系の各機能ブロック間のバスを設定させる第1の系交絡制御部と、この第1の系交絡制御部の制御に基づきバス設定された予備系のセル導通試験を行なう試験回路とを設ける構成とし、現用系でのサービス提供中に予備系の試験を行なう。



## 【特許請求の範囲】

【請求項1】 現用系と予備系に冗長化され、セルの転送を行なう複数の機能ブロックと、該各々の機能ブロック間のバス設定を行なう複数の系交換手段とを有するATM交換機の試験システムであり、上記系交換手段を制御して、上記現用系のバスとは独立に、上記予備系の各機能ブロック間のバスを設定させる第1の系交換制御手段と、該第1の系交換制御手段の制御に基づきバス設定された上記予備系のセル導通試験を行なう試験手段とを設け、上記現用系でのサービス提供中に上記予備系の試験を行なうことを特徴とするATM交換機の試験システム。

【請求項2】 請求項1に記載のATM交換機の試験システムにおいて、上記系交換手段でバス設定された上記現用系と予備系のそれぞれに、上記試験手段を個別に設け、上記セル導通試験を、現用系と予備系で独立に行なうことと特徴とするATM交換機の試験システム。

【請求項3】 請求項1に記載の複数のATM交換機間、もしくは、該ATM交換機と同様の現用系と予備系の冗長構成を持つ複数の伝送装置間に、現用系と予備系の伝送媒体で接続し、上記複数のATM交換機もしくは伝送装置間にまたがるATM網の予備系でのセル導通状態の正常性の試験を、上記現用系でのサービス提供中に行なうことを特徴とするATM網の試験システム。

【請求項4】 請求項3に記載のATM網の試験システムにおいて、上記複数のATM交換機もしくは伝送装置間にまたがる現用系と予備系のそれぞれに、セルの導通試験を行なう試験手段を個別に設け、上記複数のATM交換機もしくは伝送装置間にまたがるATM網のセル導通試験を、現用系と予備系で独立に行なうことを特徴とするATM網の試験システム。

【請求項5】 請求項1に記載のATM交換機の試験システムにおいて、上記試験手段を、上記現用系の最上流の機能ブロックと上記予備系の最下流の機能ブロックに接続し、上記第1の系交換制御手段の代わりに、上記系交換手段を制御して、上記現用系の上流の機能ブロックから予備系の下流の機能ブロックへのバスを設定させると共に、上記試験手段による試験毎に、上記予備系の最下流の機能ブロック側から順次に、上記バスの上流側を現用系から予備系に切り替える第2の系交換制御手段とを設け、上記現用系の機能ブロックから下流の予備系の機能ブロックへの全ての交換ルートの試験を行なうことを特徴とするATM交換機の試験システム。

【請求項6】 請求項1に記載のATM交換機の試験システムにおいて、上記系交換手段と第1の系交換制御手段の代わりに、上流の上記現用系の機能ブロックから下流の現用系および予備系の機能ブロックへは全てのセルを転送し、上流の上記予備系の機能ブロックから下流の現用系の機能ブロックへは全てのセルを廃棄し、上流の上記予備系の機能ブロックから下流の予備系の機能ブロ

ックへは上記試験手段からの試験セルのみを転送するバスを設定する第1の系交換手段を設けることを特徴とするATM交換機の試験システム。

【請求項7】 請求項2に記載のATM交換機の試験システムにおいて、上記系交換手段と第1の系交換制御手段の代わりに、上流の上記現用系の機能ブロックから下流の現用系の機能ブロックへは全セルを転送し、上流の上記現用系の機能ブロックから下流の予備系の機能ブロックへは主情報のみを転送し、上流の上記予備系の機能ブロックから下流の現用系の機能ブロックへは全セルを廃棄し、上流の上記予備系の機能ブロックから下流の予備系の機能ブロックへは上記試験手段からの試験セルのみを転送するバスを設定する第2の系交換手段を設けることを特徴とするATM交換機の試験システム。

【請求項8】 請求項5から請求項7のいずれかに記載の複数のATM交換機間、あるいは、該ATM交換機と同様の現用系と予備系の冗長構成を持つ複数の伝送装置間を、現用系と予備系の伝送媒体で接続し、上記複数のATM交換機もしくは伝送装置間にまたがるATM網の現用系から予備系への交換ルートのセル導通状態の正常性の試験を、上記現用系でのサービス提供中に行なうことを特徴とするATM網の試験システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、非同期転送モード(A synchronous Transfer Mode、以下、ATMと記載)での転送を行なうATM交換機およびATM網の試験システムに係わり、特に、現用系と予備系に冗長化されたATM交換機およびATM網の試験を効率良く行なうのに好適なATM交換機およびATM網の試験システムに関するものである。

【0002】

【従来の技術】 広帯域ISDN(Integrated Services Digital Network、サービス統合ディジタル通信網)においては、例えば、「日経コミュニケーション別冊 ISDN活用の手引き」(1988年、日経BP社発行)の第168頁から第177頁に記載のよう、ATMによる情報の転送技術が提案されている。このATMでは、情報を48バイト長(48×8ビット)に区切り、5バイトのヘッダを付加して合計53バイトのATMフォーマットにしてセル化し、ATM交換機で、このセルのヘッダを元に、情報の多重化、識別、分配、および、ルーティング等を行なう。ATM交換機には、このような情報の多重化や、識別、分配、および、ルーティング等のセルの転送を行なう各機能ブロックが、現用系と予備系に冗長化して設けられ、現用系の障害時に、予備系に切り替えて、セルの伝送を行なう。

【0003】 図10は、従来の冗長化されたATM交換機の構成例とその動作を示す説明図である。本例は、從

50

来の一般的なATM交換機内の各機能ブロック間の接続構成を示しており、ATM交換機を構成する機能ブロック(図中、A#0、A#1、B#0、B#1、C#0、C#1と記載)1~6は、それぞれ冗長化されており、各機能ブロック1~6間には、系交絡20、21が配備されている。この系交絡20、21は、上流の機能ブロックの各系から、両系の下流側の機能ブロックへ、セルを転送するための分配部(図中、Dと記載)30~33と、両系の上流機能ブロックから転送されるセルのうち、任意の1つから入力されるセルを選択する(バス設定)ための交絡セレクタ(図中、Sと記載)50~53および系選択指示回路70、71から構成されている。系選択指示回路70、71は、各上流の機能ブロック1~4の系切り替えに伴い、下流側の機能ブロック3~6の各系が、上流側の機能ブロックの同一の系からのセル流を選択するように、それぞれ、交絡セレクタ50~53を制御する。すなわち、情報データの流れに注目した場合の下流側の機能ブロックは、現用系および予備系共に、系交絡20、21を介して、同一系の上流側の機能ブロックを選択する機構になっている。

【0004】ここで、例えば、機能ブロック1、2に対して試験セルを挿入し、機能ブロック5、6から試験セルを取り出し、その間の導通状態の正常性を試験する試験回路200を設置した場合を考える。この場合、現用系の機能ブロック1、3、5は、相互に接続されているため、導通試験が可能であるが、予備系の機能ブロック2、4、6については、相互に接続されておらず、システムの運用中には、導通状態の正常性を検証することができない。あるいは、系を切り替えて試験を行なうことが必要である。また、試験回路200を直接接続できないPKGの増設などを行なった場合にも、予備系の機能ブロック同士の接続ができないため、サービスの中止なしに、この増設PKGについてのセル導通試験を行なうことができない。

#### 【0005】

【発明が解決しようとする課題】解決しようとする問題点は、従来の技術では、冗長化されたATM交換機内の予備系の各機能ブロックのセル導通性などの試験や、試験回路を直接接続できない増設PKGの試験を、システムの運用中に行なうことができない点である。本発明の目的は、これら従来技術の課題を解決し、運用中のサービスを中断することなく現用系および予備系のセル導通試験や保守試験等を可能とし、予備系に潜在化していた故障の早期検出による障害発生の防止や、運用中の現用系でのユーザからのクレームに対する詳細な検証試験による迅速かつ詳細な原因解析を行なうことができるATM交換機およびATM網の試験システムを提供することである。

#### 【0006】

【課題を解決するための手段】上記目的を達成するた

め、本発明のATM交換機およびATM網の試験システムは、(1)現用系と予備系に冗長化され、セルの転送を行なう複数の機能ブロックと、この各々の機能ブロック間のバス設定を行なう複数の系交絡とを有するATM交換機の試験システムであり、系交絡を制御して、現用系のバスとは独立に、予備系の各機能ブロック間のバスを設定させる第1の系交絡制御部と、この第1の系交絡制御部の制御に基づきバス設定された予備系のセル導通試験を行なう試験回路とを設け、現用系でのサービス提供中に予備系の試験を行なうこととする。また、(2)上記(1)に記載のATM交換機の試験システムにおいて、系交絡でバス設定された現用系と予備系のそれぞれに、試験回路を個別に設け、セル導通試験を、現用系と予備系で独立に行なうこととする。また、(3)上記(1)に記載の複数のATM交換機間、もしくは、このATM交換機と同様の現用系と予備系の冗長構成を持つ複数の伝送装置間を、現用系と予備系の伝送媒体で接続し、複数のATM交換機もしくは伝送装置間にまたがるATM網の予備系でのセル導通状態の正常性の試験を、現用系でのサービス提供中に行なうこととする。また、(4)上記(3)に記載のATM網の試験システムにおいて、複数のATM交換機もしくは伝送装置間にまたがる現用系と予備系のそれぞれに、セルの導通試験を行なう網試験回路を個別に設け、複数のATM交換機もしくは伝送装置間にまたがるATM網のセル導通試験を、現用系と予備系で独立に行なうこととする。また、(5)上記(1)に記載のATM交換機の試験システムにおいて、試験回路を、現用系の最上流の機能ブロックと予備系の最下流の機能ブロックに接続し、第1の系交絡制御部の代わりに、系交絡を制御して、現用系の上流の機能ブロックから予備系の下流の機能ブロックへのバスを設定させると共に、試験回路による試験毎に、予備系の最下流の機能ブロック側から順次に、バスの上流側を現用系から予備系に切り替える第2の系交絡制御部とを設け、現用系の機能ブロックから下流の予備系の機能ブロックへの全ての交絡ルートの試験を行なうことを特徴とする。また、(6)上記

(1)に記載のATM交換機の試験システムにおいて、系交絡と第1の系交絡制御部の代わりに、上流の現用系の機能ブロックから下流の現用系および予備系の機能ブロックへは全てのセルを転送し、上流の予備系の機能ブロックから下流の現用系の機能ブロックへは全てのセルを廃棄し、上流の予備系の機能ブロックから下流の予備系の機能ブロックへは試験回路からの試験セルのみを転送するバスを設定する第1の系交絡を設けることを特徴とする。また、(7)上記(2)に記載のATM交換機の試験システムにおいて、系交絡と第1の系交絡制御部の代わりに、上流の現用系の機能ブロックから下流の現用系の機能ブロックへは全セルを転送し、上流の現用系の機能ブロックから下流の予備系の機能ブロックへは主

情報をのみを転送し、上流の予備系の機能ブロックから下流の現用系の機能ブロックへは全セルを廃棄し、上流の予備系の機能ブロックから下流の予備系の機能ブロックへは試験回路からの試験セルのみを転送するバスを設定する第2の系交換を設けることを特徴とする。また、

(8) 上記(5)から(7)のいずれかに記載の複数のATM交換機間、あるいは、このATM交換機と同様の現用系と予備系の冗長構成を持つ複数の伝送装置間に、現用系と予備系の伝送媒体で接続し、複数のATM交換機もしくは伝送装置間にまたがるATM網の現用系から予備系への交換ルートのセル導通状態の正常性の試験を、現用系でのサービス提供中に行なうことを特徴とする。

#### 【0007】

【作用】本発明においては、第1の系交換制御部の系交換への制御により、サービス提供のための現用系とは別に、予備系の機能ブロック同士を連結した試験系を構成する。そして、この試験系に試験回路を接続して、予備系の各機能ブロックのセル転送の正常性試験を含む各種の試験を行なう。このように、現用系によるサービス提供中にも、このサービスを中断することなく、予備系の保守試験等の各種の試験を行なうことができ、従来は潜在化することが多かった予備系における故障を早期に検出することができる。また、予備系と同様に、現用系の機能ブロックにも試験回路を接続し、現用系と予備系の試験を、独立、または同時に行なう。このことにより、運用中の現用系の機能ブロックに対するサービス上のクレームが、ユーザから生じたような場合にも、当該する機能ブロックに対するACTチェンジを行ない、現用系を予備系に状態遷移させて試験を行なうことにより、従来は実施することができなかつた障害が発生した現用系に対する試験装置を用いた詳細な検証試験が可能となり、ユーザクレームに対する迅速かつ詳細な原因解析を行なうことができる。

【0008】また、第1の系交換制御部を設けた複数の交換機、もしくは、この交換機と同様な冗長構成の複数の伝送装置で通信網を構成することにより、ATM網内における予備系の各種の試験を行なうことができる。また、ATM網内における現用系の機能ブロックにも、予備系と同様に試験回路を接続することにより、ATM網内における現用系と予備系の各種の試験を、独立にまたは同時に行なうことができる。

【0009】また、第2の系交換制御部の系交換への制御により、試験回路のセル出力部を現用系の最上流の機能ブロックに、また、試験回路のセル受信部を予備系の最下流の機能ブロックに接続し、そして、この予備系の最下流の機能ブロックを上流の現用系の機能ブロックに接続し、この接続状態で、機能ブロック間の導通試験を行なう。その後、予備系の最下流の機能ブロックの上流側の接続先を、同じ予備系の機能ブロックに切り替える。

この予備系の機能ブロックを、上流の現用系の機能ブロックに接続して、試験を行なう。このようにして、順次、予備系の機能ブロックの上流側の接続先を、現用系から予備系に切り替えて試験を行なうことにより、現用系から予備系への全ての交換ルートの正常性の試験を行なうことができる。尚、この場合、主情報を、現用系および予備系の双方の機能ブロック内で転送することができる。

【0010】また、第1の系交換により、現用系の機能ブロックから下流の現用系の機能ブロックへのセル転送ルートでは、全てのセルを転送し、予備系の機能ブロックから下流の現用系の機能ブロックへのセル転送ルートでは、全てのセルを廃棄し、現用系の機能ブロックから下流の予備系の機能ブロックへのセル転送ルートでは、全てのセルを転送し、予備系の機能ブロックから下流の予備系の機能ブロックへのセル転送ルートでは、試験セルのみを転送する。このことにより、主情報が、現用系および予備系の双方の機能ブロック内で転送されると同時に、試験セルが予備系の機能ブロック内で転送され、

予備系の機能ブロック内および各予備系機能ブロック相互間のセル導通の正常性の確認試験が行なわれる。

【0011】また、第2の系交換により、現用系の機能ブロックから下流の現用系の機能ブロックへのセル転送ルートでは、全てのセルを転送し、予備系の機能ブロックから下流の現用系の機能ブロックへのセル転送ルートでは、全てのセルを廃棄し、現用系の機能ブロックから下流の予備系の機能ブロックへのセル転送ルートでは、主情報セルのみを転送し、予備系の機能ブロックから下流の予備系の機能ブロックへのセル転送ルートでは、試験セルのみを転送する。このことにより、主情報が、現用系および予備系の双方の機能ブロック内を転送され、かつ、現用系の試験セルが、現用系の機能ブロック間で転送され、現用系の機能ブロック内および各現用系の機能ブロック相互間のセル導通の正常性の確認試験が行なわれる。また、同時に、予備系の試験セルが、予備系の機能ブロック間で転送され、予備系の機能ブロック内および各予備系の機能ブロック相互間のセル導通の正常性の確認試験が行なわれる。

【0012】また、第2の系交換制御部、あるいは、第1、第2の系交換を設けた複数の交換機、もしくは、この交換機と同様な冗長構成の複数の伝送装置で通信網を構成することにより、ATM網内における現用系と予備系を交差させて各種の試験を行なうことができる。

#### 【0013】

【実施例】以下、本発明の実施例を、図面により詳細に説明する。図1は、本発明のATM交換機の試験システムの本発明に係わる構成と動作の第1の実施例を示す説明図である。本例では、ATM交換機を構成する各機能ブロック(図中、A#0、A#1、B#0、B#1、C#0、C#1と記載)1~6は、それぞれ現用系(機能

ブロック1、3、5)と予備系(機能ブロック2、4、6)に冗長化されており、各機能ブロック1~6間に系交換20、21が配備されている。この系交換20、21は、上流の機能ブロックの各系から、両系の下流側の機能ブロックへ、ATMセルを転送するための分配部(図中、Dと記載)30~33と、両系の上流装置から転送されるセルのうち、任意の1つから入力されるセルを選択するための交換セレクタ(図中、Sと記載)50~53および系選択指示回路70、71、そして、本発明の第1の系交換制御部としての制御を行なう個別系選択指示回路100~103から構成されている。

【0014】系選択指示回路70、71は、上流の機能ブロックの系切り替えに伴い、下流側の機能ブロックの各系が、上流側の機能ブロックの同一の系からのセル流を選択するように、それぞれ、交換セレクタ50~53を制御する。本発明に係わる個別系選択指示回路100~103は、各系の対応する交換セレクタ50~53に対し、個別系選択イネーブル状態信号と系指定信号を送出する。各交換セレクタ50~53は、個別系選択イネーブル状態信号が、ディセーブル状態のときは、系選択指示回路70、71により指示される系を選択し、また、個別系選択イネーブル状態信号がイネーブル状態の時は、上流側の個別系選択指示回路100~103により指示される系を、優先的に選択する。このようにして、現用系および予備系の各交換セレクタ50~53は、通常時は、現用の上流側の機能ブロックを選択し、必要に応じて、個別に予備系の上流側の機能ブロックを選択することができる。

【0015】本例では、現用系の機能ブロック3、5の交換セレクタ50、52は、系選択指示回路70、71の示す現用系機能ブロック1、3を選択しており、また、予備系の機能ブロック4、6の交換セレクタ51、53は、個別系選択イネーブル状態になっている上流側の個別系選択指示回路101、103の示す予備系の機能ブロック2、4を選択している。さらに、予備系の機能ブロック2、6には、試験回路200が接続されており、現用系でのサービス提供状態とは独立に、複数の予備系の機能ブロック2、4、6内、および、それら機能ブロック2、4、6相互間の接続部のセル導通状態の正常性の試験を行なうことができる。尚、本例では、各機能ブロックの「#0」系が現用系である場合を例としたが、任意の系が現用系であっても良く、その一例として、機能ブロック1、5の0系および機能ブロック4の1系が現用系である場合の例を、次の図2に示す。

【0016】図2は、図1におけるATM交換機の試験システムの本発明に係わる他の構成例および動作例を示す説明図である。本例のATM交換機では、現用系の機能ブロック4、5の交換セレクタ51、52は、系選択指示回路70、71が示す現用系の機能ブロック1、4を選択しており、予備系の機能ブロック3、6の交換セ

レクタ50、53は、個別系選択イネーブル状態になっている上流側の個別系選択指示回路100、103が示す予備系の機能ブロック2、3を選択している。

【0017】図3は、本発明のATM交換機の試験システムの本発明に係わる構成と動作の第2の実施例を示す説明図である。本例と、図1、2における実施例との相違は、ATM交換機に配備された試験回路200、201が冗長化されている点である。本例においては、現用系の機能ブロック1、5には、現用系の試験回路201を接続し、また、予備系の機能ブロック2、6には、予備系の試験回路200を接続し、各交換セレクタ50~53の動作を、図1で示した状態と同一にすることにより、各機能ブロック1~6内、および、それら相互間の接続部のセル導通状態の正常性の試験を、現用系と予備系について独立または同時に行なうことができる。

【0018】図4は、本発明のATM網の試験システムの本発明に係わる構成と動作の第1の実施例を示す説明図である。本例のATM網は、図1に示した構成を有する交換機または伝送装置40、41間を、現用系および予備系の伝送路150、151で接続することにより構成されている。本図において、交換機または伝送装置40、41内の各予備系機能ブロック4、6、10、12用の交換セレクタ51、53、55、57は、個別系選択イネーブル状態になっている上流側の個別系選択指示回路101、103、105、107の示す予備系の各機能ブロック2、4、8、10を選択している。また、試験回路200、202は、本発明の網試験回路を構成し、試験回路200は、機能ブロック2に対して試験セルを発生し、試験回路202は、機能ブロック12から受信する試験セルの検査を行なう。

【0019】このようにして、現用系でのサービス提供状態とは独立に、交換機または伝送装置40、41にまたがって、予備系の機能ブロック内およびそれら相互間の接続部のセル導通状態の正常性の試験を行なうことができる。尚、本例では、図1で示した構成のATM交換機を用いているが、図2、図3で示した構成のATM交換機からなるATM網においても同様にして、予備系の試験を、現用系のサービス提供中に行なうことができる。以下、図5により、図3で示した構成のATM交換機からなるATM網における本発明に係わる動作説明を行なう。

【0020】図5は、本発明のATM網の試験システムの本発明に係わる構成と動作の第2の実施例を示す説明図である。図4における第1の実施例との相違は、ATM交換機または伝送装置40a、41aに配備された本発明の網試験回路を構成する試験回路200、201、202、203が冗長化されている点である。本図5において、現用系の機能ブロック1、11には、現用系の試験回路201、203を接続し、また、予備系の機能ブロック2、12には、予備系の試験回路200、20

2を接続し、各交換セレクタの動作を図3で示した状態と同一にすることにより、ATM交換機または伝送装置40a、41a間にまたがって各機能ブロック内およびそれら相互間の接続部のセル導通状態の正常性の試験を、現用系と予備系について独立または同時に行なう。

【0021】図6および図7は、本発明のATM交換機の試験システムの本発明に係わる構成と動作の第3の実施例を示す説明図である。本例は、図1のATM交換機における本発明の第1の系交換制御部としての制御を行なう個別系選択指示回路100～103の代わりに、本発明の第2の系交換制御部としての制御を行なう個別系選択指示回路100a～103aを、それぞれ設けたものである。図6においては、試験回路200のセル発生部を現用系の機能ブロック1に接続し、また、試験回路200のセル受信部を予備系の機能ブロック6に接続し、そして、予備系の機能ブロック4、6の交換セレクタ51、53は、系選択指示回路70、71の指示に従い、現用系の機能ブロック1、3を選択した状態である。この状態で、まず、機能ブロック間の導通試験を行ない、その次に、個別系選択指示回路103aをイネーブルにすることにより、図7で示すように、交換セレクタ53に、予備系の上流側機能ブロック4を選択するよう切り替えて試験を行なう。そして、その後、試験回路200のセル受信部に近い下流側の予備系の機能ブロックの交換セレクタから、順次に、上流側の個別系選択指示回路をイネーブルにすることにより、予備系の上流側の機能ブロックを選択するよう切り替えて試験を行ない、現用系から予備系への全ての交換ルートの正常性を試験する。尚、本例においては、次の図8、図9と同様に、主情報を、現用系および予備系の双方の機能ブロック内で転送することができる。

【0022】図8は、本発明のATM交換機の試験システムの本発明に係わる構成と動作の第4の実施例を示す説明図である。本実施例においては、ATM交換機を構成するそれぞれ冗長化された各機能ブロック(A#0、A#1、B#0、B#1、C#0、C#1)1～6間に、本発明の第1の系交換としての動作を行なう系交換80、81が配備されている。系交換80、81は、上流の機能ブロックの各系から、両系の下流側の機能ブロックへ、セルを転送するための分配部(図中、Dと記載)30～33と、両系の上流の機能ブロックから転送されるセルに対し、セルヘッダまたは情報フィールド内の識別子により、主情報セルか予備系の試験セルかを識別し、さらに、フィルタ指示回路130～133の指示により、これら各種セルを選択的に転送または棄却するセルフィルタ(図中、Fと記載)110～117と、セルフィルタ110～117通過後の両系からのセルを多重化して、下流へ転送する多重化回路(図中、Mと記載)120～123とにより構成されている。この系交換80、81により、フィルタ指示回路130～1

33の設定次第で、セル種別ごとに、各機能ブロック1～6の現用系と予備系の各系の転送可否を制御する。

【0023】本図8に示す例では、予備系の機能ブロック2、6に試験回路200を接続し、現用系の機能ブロック1、3から現用系の機能ブロック3、5へのセル転送ルート上のセルフィルタ110、114は全てのセルを転送し、予備系の機能ブロック2、4から現用系の機能ブロック3、5へのセル転送ルート上のフィルタ111、115は全てのセルを棄却し、また、現用系の機能ブロック1、3から予備系の機能ブロック4、6へのセル転送ルート上のフィルタ112、116は全てのセルを転送し、そして、予備系の機能ブロック2、4から予備系の機能ブロック4、6へのセル転送ルート上のフィルタ113、117は予備系の試験セルのみを転送する。このことにより、主情報を現用系および予備系の双方の機能ブロック1、3～6内を転送され、同時に、予備系の試験セルは、予備系の機能ブロック2、4、6内を転送されて、予備系の機能ブロック2、4、6内および相互間のセル導通の正常性の確認試験を行なうことができる。

【0024】図9は、本発明のATM交換機の試験システムの本発明に係わる構成と動作の第5の実施例を示す説明図である。本実施例においては、ATM交換機を構成するそれぞれ冗長化された各機能ブロック(A#0、A#1、B#0、B#1、C#0、C#1)1～6間に、本発明の第2の系交換としての動作を行なう系交換82、83が配備されている。系交換82、83は、図8における系交換80、81と同様に、上流の機能ブロックの各系から、両系の下流側の機能ブロックへ、セルを転送するための分配部(図中、Dと記載)30～33と、両系の上流の機能ブロックから転送されるセルに対し、セルヘッダまたは情報フィールド内の識別子により、主情報セルと現用系試験セルおよび予備系の試験セルを識別し、さらに、フィルタ指示回路130～133の指示により、これら各種セルを選択的に転送または棄却するセルフィルタ(図中、Fと記載)110～117と、セルフィルタ110～117通過後の両系からのセルを多重化して、下流へ転送する多重化回路(図中、Mと記載)120～123とにより構成されている。この系交換82、83により、フィルタ指示回路130～133の設定次第で、セル種別ごとに、各機能ブロック1～6の現用系と予備系の各系の転送可否を制御する。

【0025】本図9に示す例においては、現用系の機能ブロック1、5に現用系の試験回路201を接続し、予備系の機能ブロック2、6に予備系の試験回路200を接続する。そして、現用系の機能ブロック1、3から現用系の機能ブロック3、5へのセル転送ルート上のセルフィルタ110、114は全てのセルを転送し、予備系の機能ブロック2、4から現用系の機能ブロック3、5へのセル転送ルート上のセルフィルタ111、115は

11

全てのセルを廃棄し、また現用系の機能ブロック1、3から予備系の機能ブロック4、6へのセル転送ルート上のセルフィルタ112、116は主情報セルのみを転送し、そして、予備系の機能ブロック2、4から予備系の機能ブロック4、6へのセル転送ルート上のセルフィルタ113、117は予備系の試験セルのみを転送する。このことにより、主情報は、現用系および予備系の双方の機能ブロック1～6内を転送され、また、現用系の試験セルは、現用系の各機能ブロック1、3、5間に転送され、現用系の各機能ブロック1、3、5内および相互間のセル導通の正常性の確認試験を行なうことができる。また同時に、予備系の試験セルは、予備系の各機能ブロック2、4、6間に転送され、各機能ブロック2、4、6内および相互間のセル導通の正常性の確認試験を行なうことができる。

【0026】以上、図1～図9を用いて説明したように、本実施例のATM交換機およびATM網の試験システムでは、現用系のサービスを中断することなく、予備系の各機能ブロック同士を接続して試験系を構成し、導通試験を含む各種の試験を実施することができる。このことにより、現用系の運用中にも保守試験等を行ない、従来は潜在化することが多かった予備系における故障を早期に検出することができ、潜在障害を減少させることができる。また、運用中の現用系の機能ブロックに対するサービス上のクレームが、ユーザから生じたような場合にも、当該する装置に対するACTチェンジを行ない、現用系を予備系に状態遷移させて試験系を構成することにより、運用中には実施することができないような試験装置を用いた現用系の詳細な検証試験を行なうことができ、ユーザクレームに対する迅速かつ詳細な原因解析の実現が可能となる。さらに、試験回路を直接接続できないPKG増設時などに、試験回路の接続が可能な既設の機能ブロックの予備系を利用して増設PKGのセル導通状態の正常性試験が可能になる。

【0027】尚、本発明は、図1～図9を用いて説明した実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能である。例えば、本実施例では、3つの機能ブロックから構成されるATM交換機を用いて説明しているが、これ以外の任意の数の機能ブロックにより構成されるATM交換機およびATM網に対しても、本発明は適用可能である。また、ATM網に関して、本実施例では、図1～図3で示す2つの交換機または伝送装置から構成されるATM網を用いて説明しているが、図6～図9で示す任意の数の交換機または伝送装置により構成されるATM網に対しても、本発明は適用可能である。

【0028】

【発明の効果】本発明によれば、運用中のサービスを中断することなく現用系および予備系のセル導通試験や保

(7)

12

守試験等を行なうことができ、予備系に潜在化している故障の早期検出による障害発生の防止や、運用中の現用系でのユーザからのクレームに対する詳細な検証試験による迅速かつ詳細な原因解析などが可能となり、ATM交換機およびATM網の信頼性と性能が向上する。

【図面の簡単な説明】

【図1】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第1の実施例を示す説明図である。

【図2】図1におけるATM交換機の試験システムの本発明に係わる他の構成例および動作例を示す説明図である。

【図3】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第2の実施例を示す説明図である。

【図4】本発明のATM網の試験システムの本発明に係わる構成と動作の第1の実施例を示す説明図である。

【図5】本発明のATM網の試験システムの本発明に係わる構成と動作の第2の実施例を示す説明図である。

【図6】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第3の実施例の一具体例を示す説明図である。

【図7】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第4の実施例の他の具体例を示す説明図である。

【図8】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第5の実施例を示す説明図である。

【図9】本発明のATM交換機の試験システムの本発明に係わる構成と動作の第6の実施例を示す説明図である。

【図10】従来の冗長化されたATM交換機の構成例とその動作を示す説明図である。

【符号の説明】

1～12 機能ブロック

20、21 系交格

30～33 分配部

40、40a、41、41a 交換機または伝送装置

50～57 交絡セレクタ

40 70、71 系選択指示回路

80～83 系交格

100～107、100a～103a、100b～103b 個別系選択指示回路

110～117 セルフィルタ

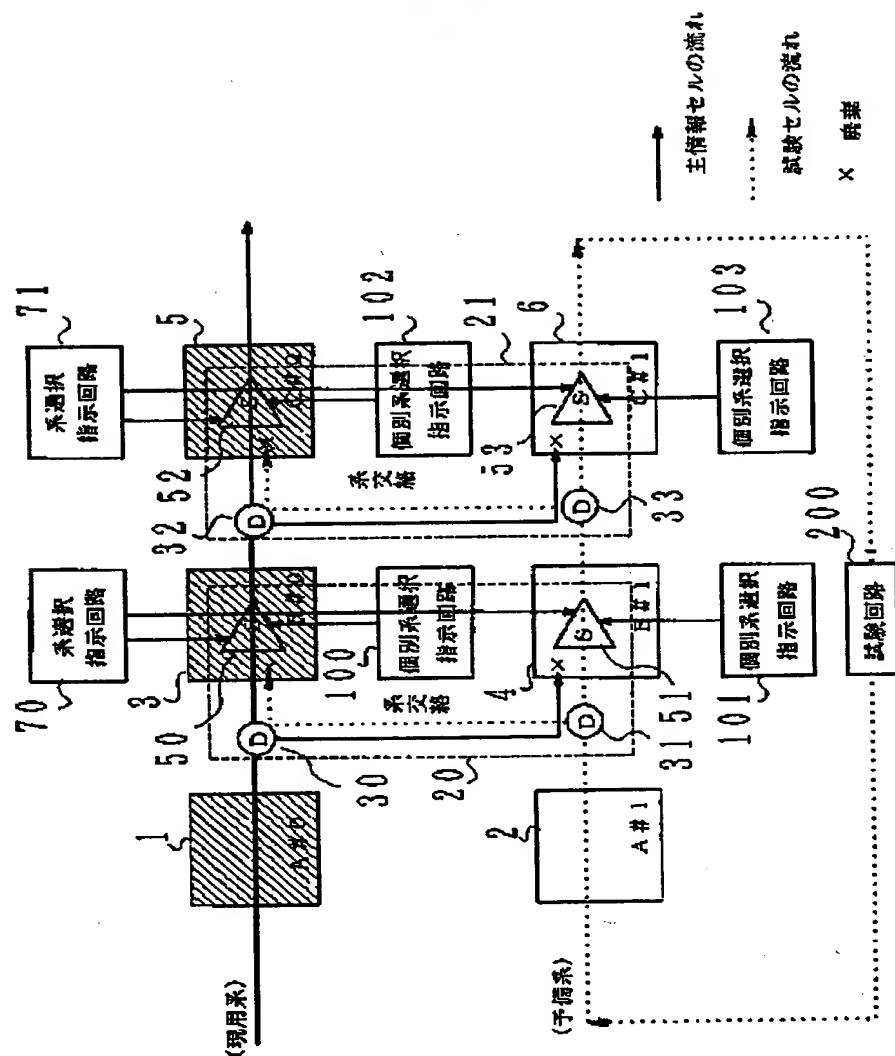
120～123 多重化回路

130～133 フィルタ指示回路

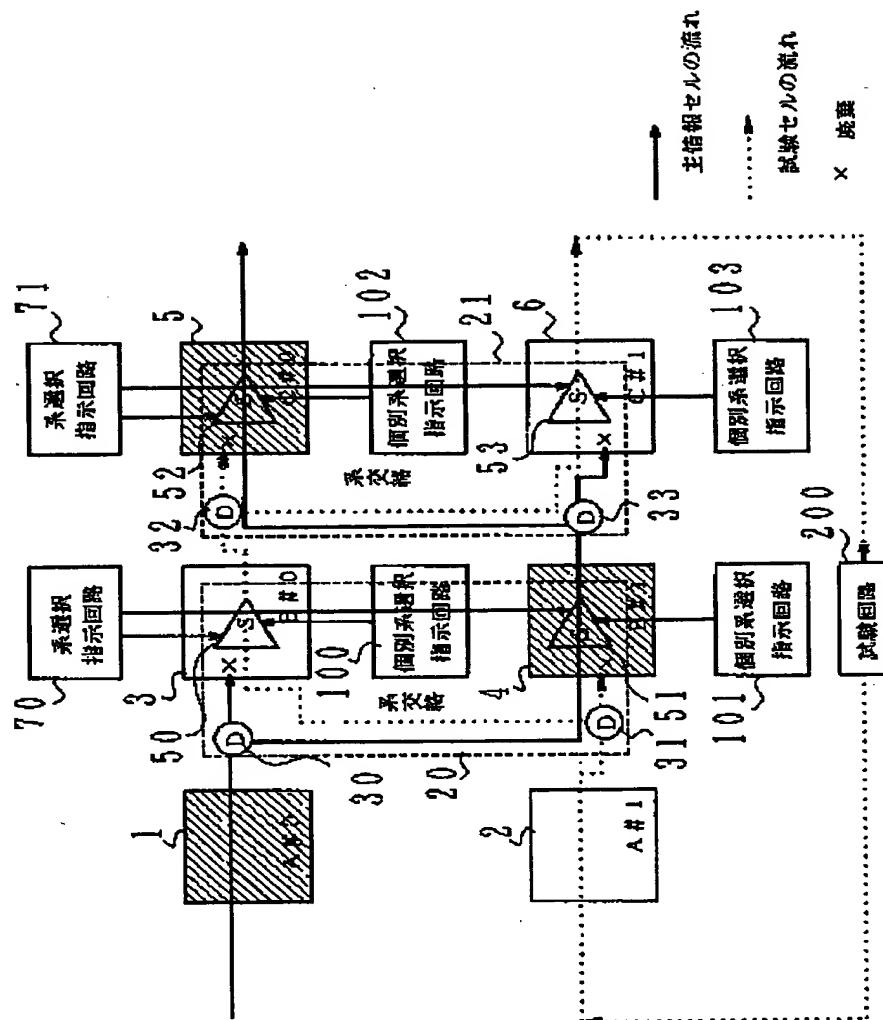
150、151 伝送路

200～203 試験回路

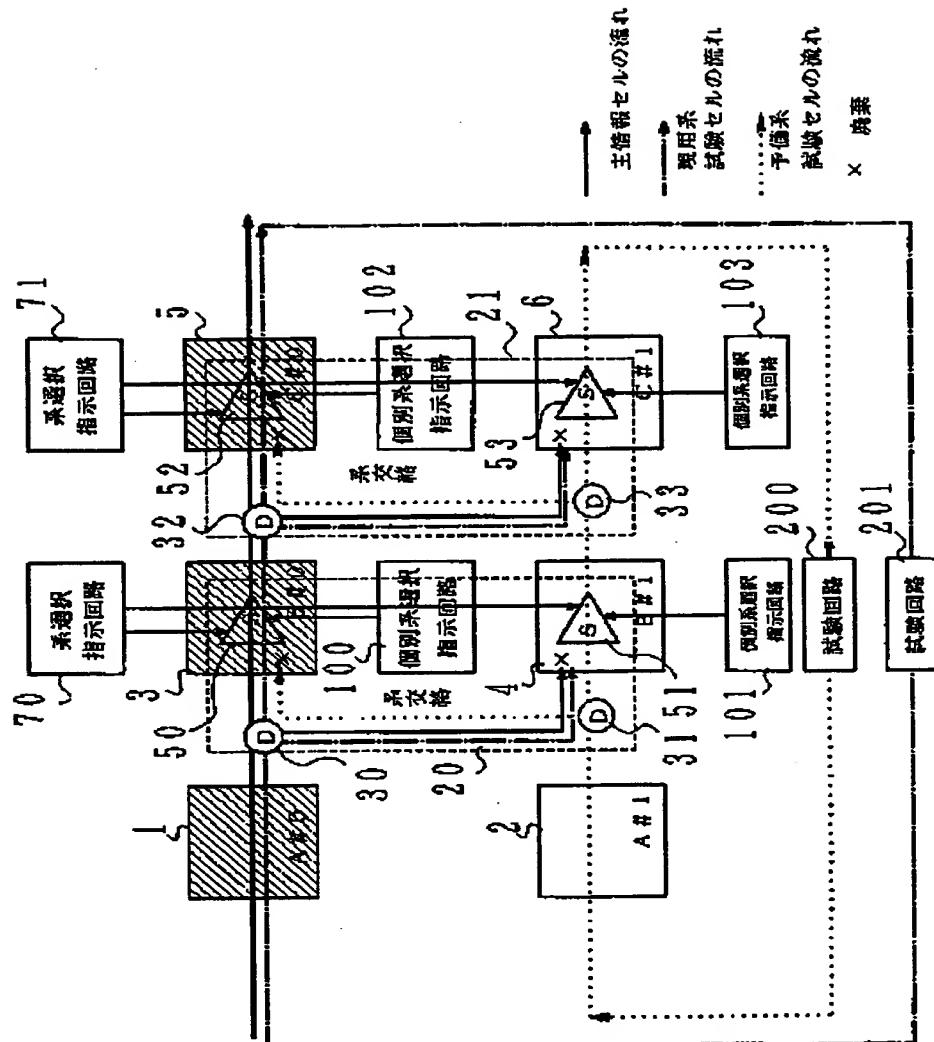
【図1】



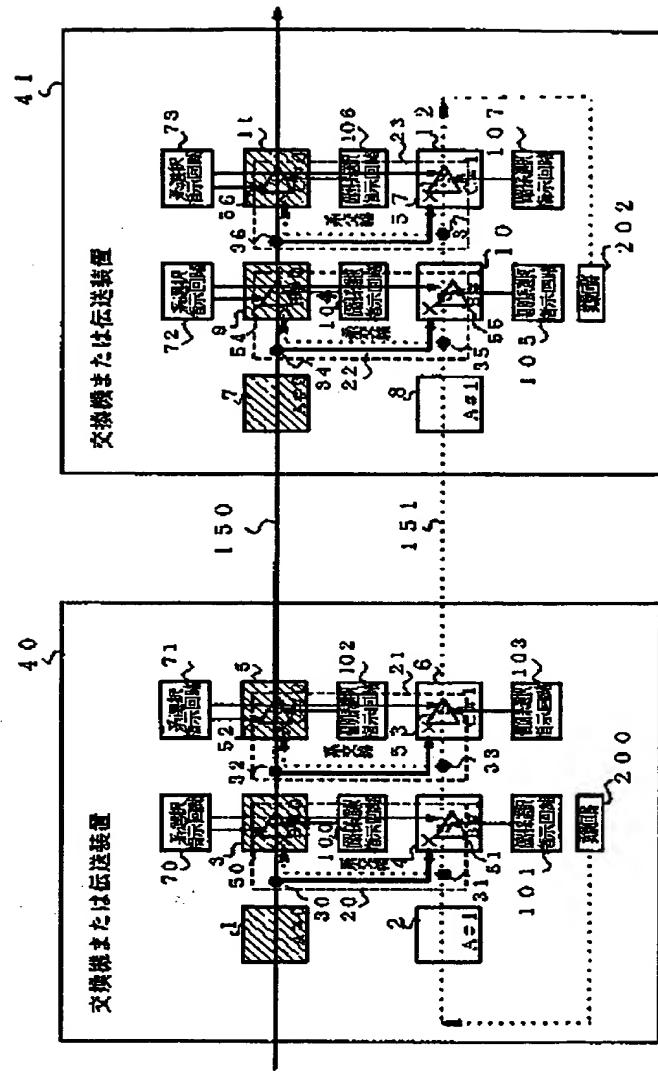
[図2]



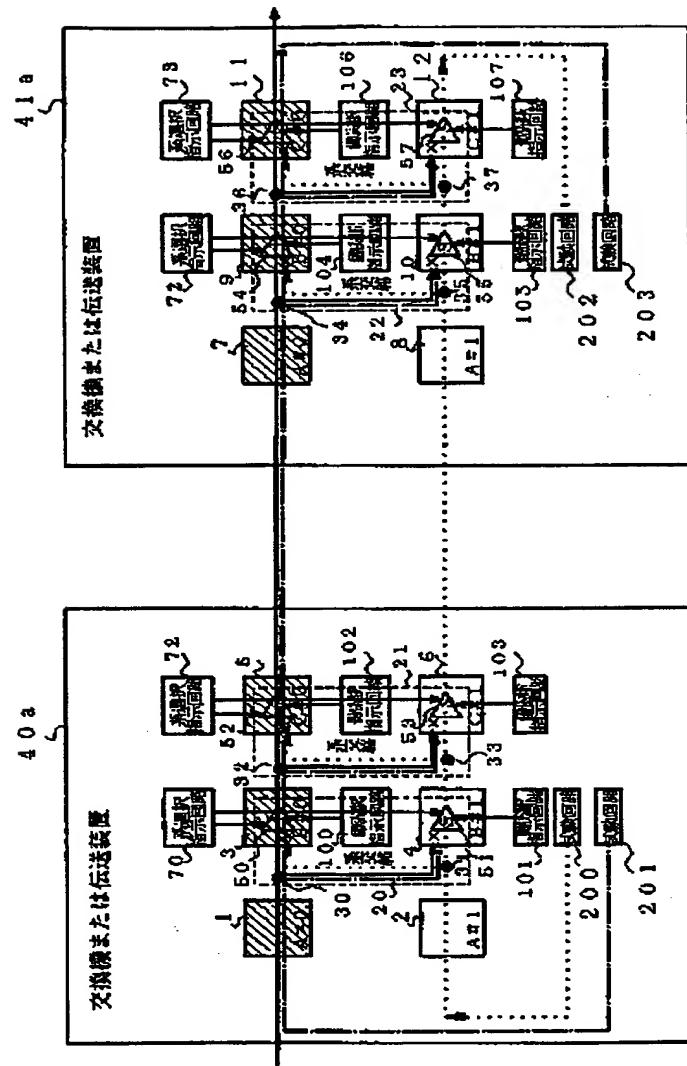
【図3】



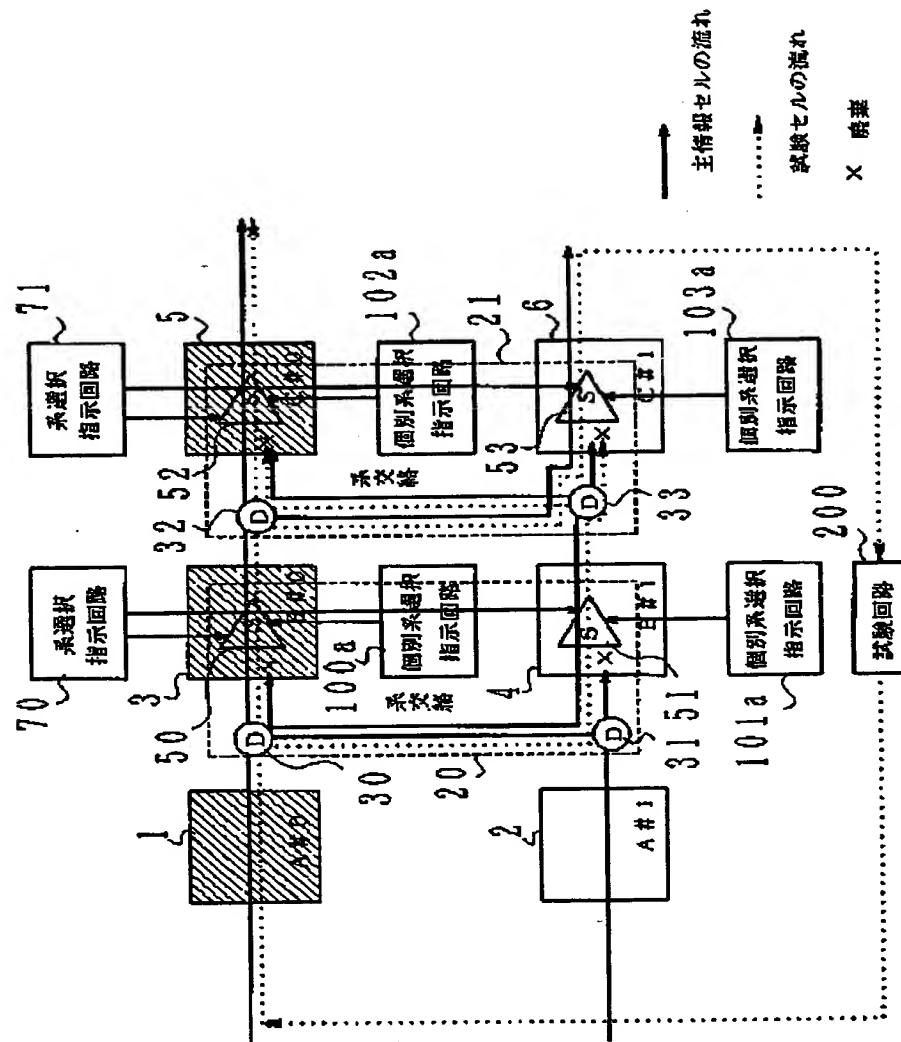
[図4]



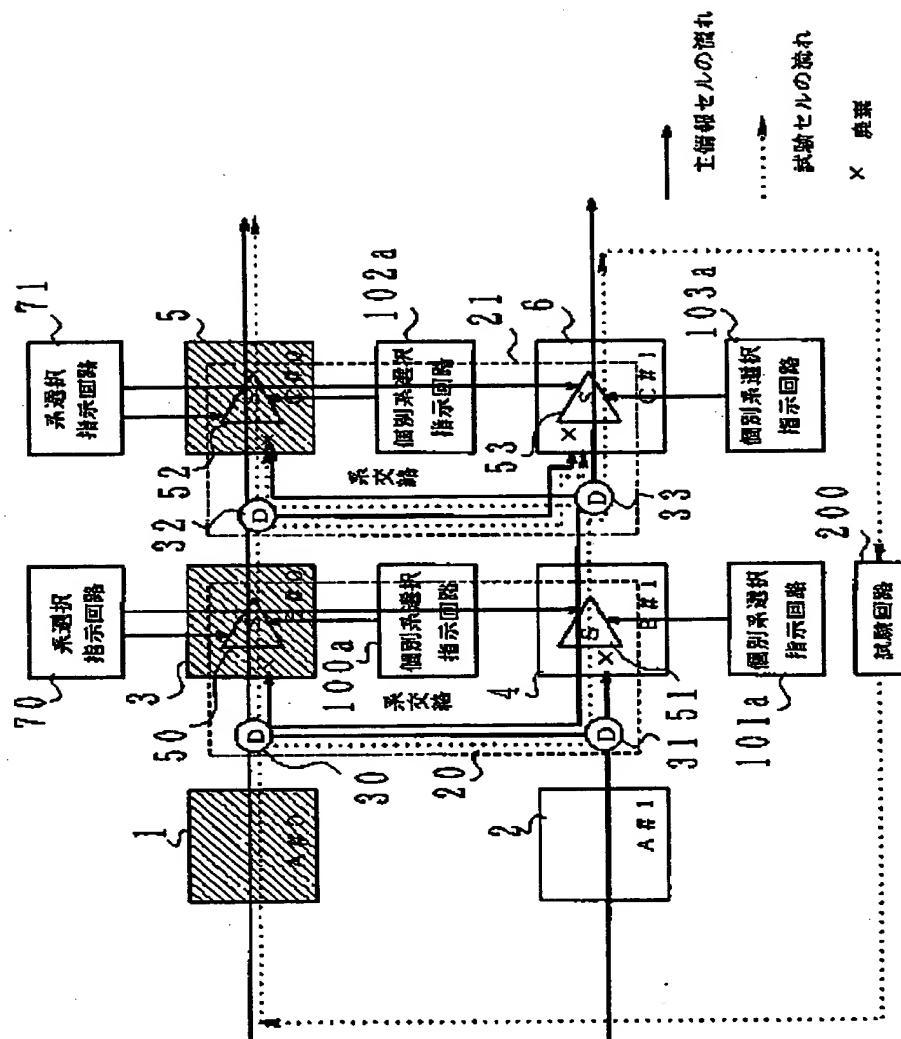
[図5]



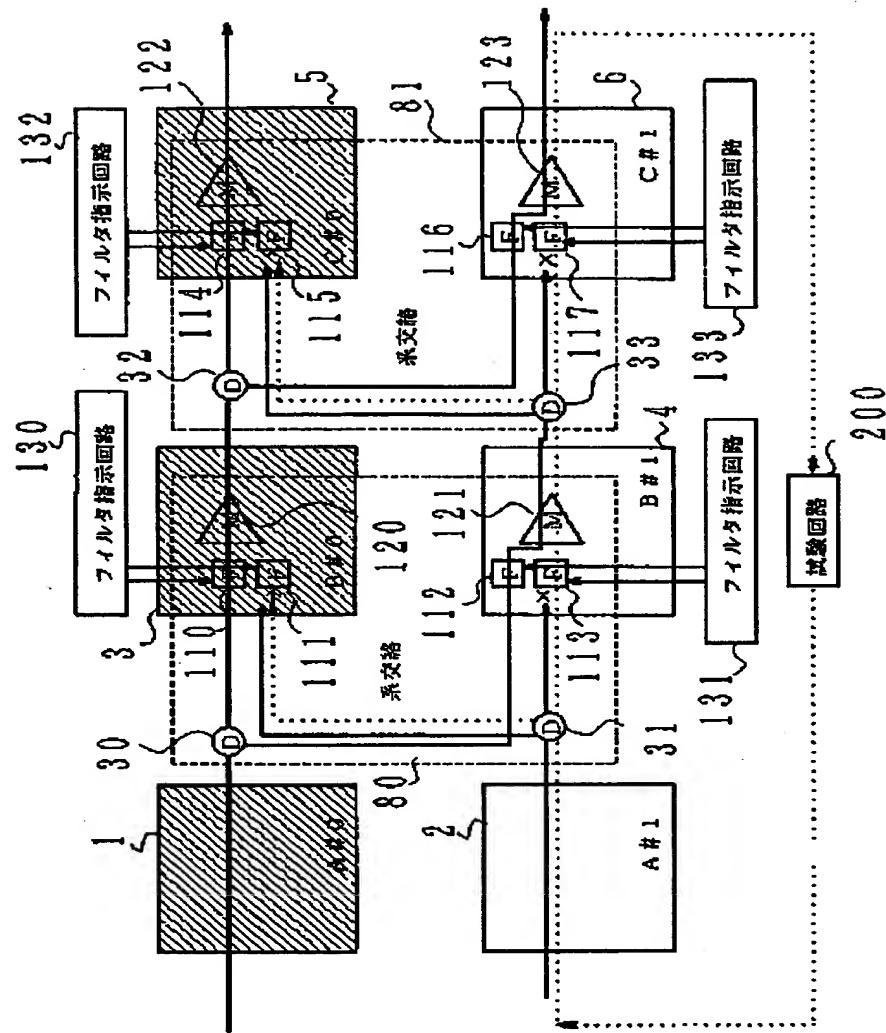
【図6】



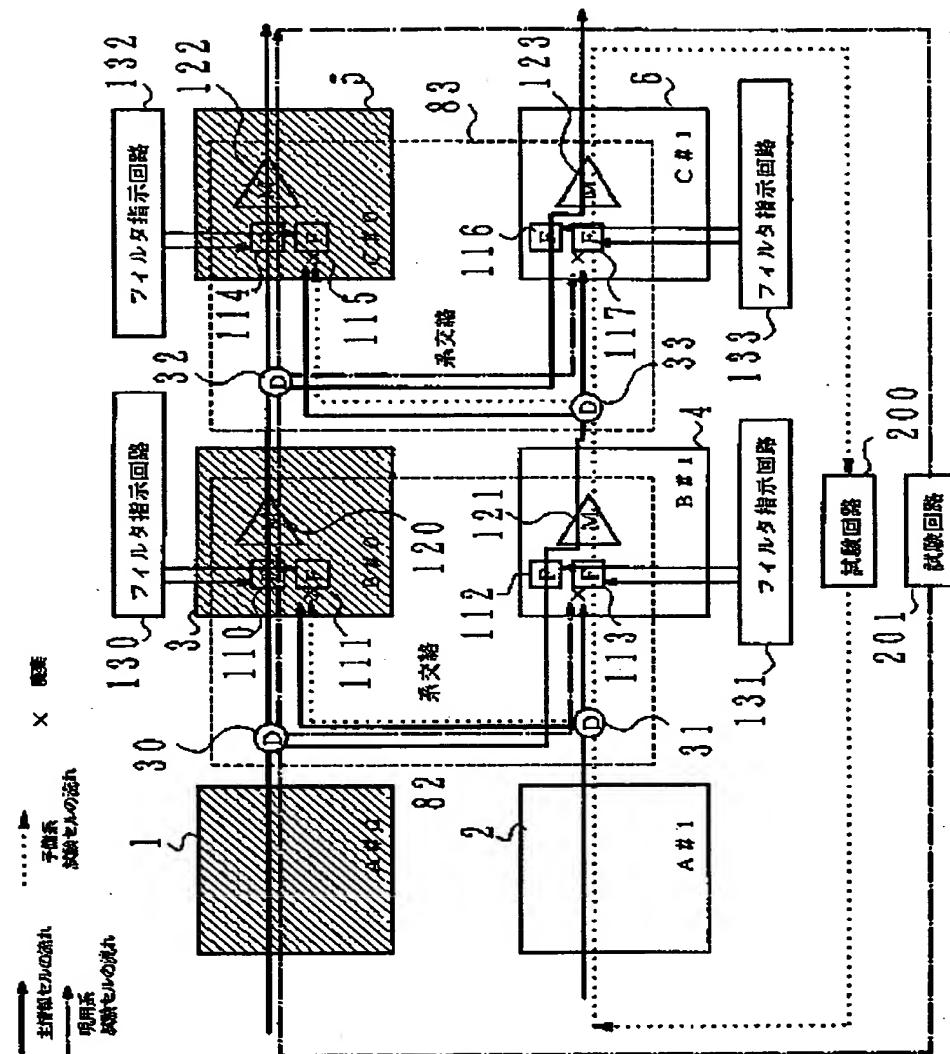
【図7】



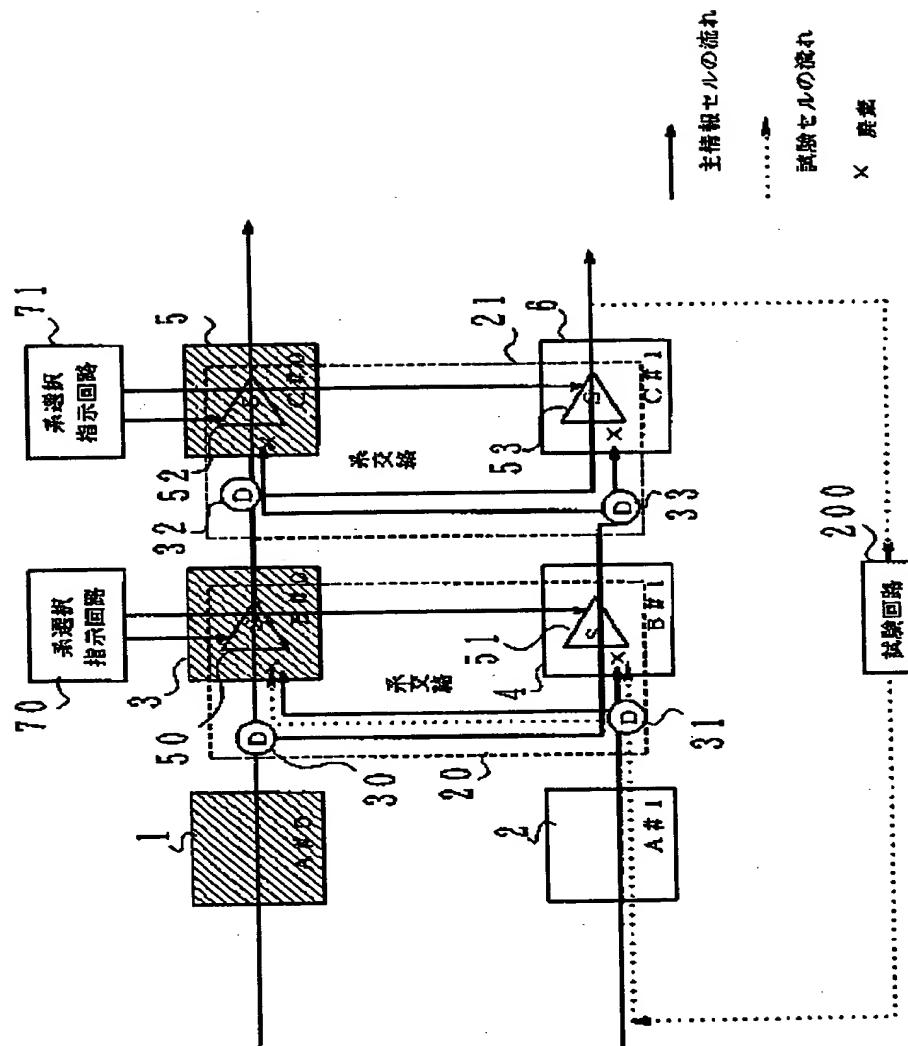
[図8]



[図9]



【図10】



フロントページの続き

(51) Int.CI.\*

識別記号

庁内整理番号

8732-5K

F I

H 0 4 L 11/20

技術表示箇所

C

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 ▲高木 康志

東京都千代田区内幸町1丁目1番6号 日  
本電信電話株式会社内

(72)発明者 伊藤 新  
東京都千代田区内幸町1丁目1番6号 日  
本電信電話株式会社内

(72)発明者 宮保 慶治  
東京都千代田区内幸町1丁目1番6号 日  
本電信電話株式会社内

(72)発明者 竹中 豊文  
東京都千代田区内幸町1丁目1番6号 日  
本電信電話株式会社内

(72)発明者 鈴木 晃司  
東京都港区芝五丁目7番1号 日本電気株  
式会社内

(72)発明者 柴田 治朗  
神奈川県横浜市戸塚区戸塚町216番地 株  
式会社日立製作所情報通信事業部内

(72)発明者 下江 敏夫  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 坂元 宏行  
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**